

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2006年7月20日 (20.07.2006)

PCT

(10) 国際公開番号  
WO 2006/075388 A1(51) 国際特許分類:  
H02M 7/48 (2006.01)

(21) 国際出願番号: PCT/JP2005/000403

(22) 国際出願日: 2005年1月14日 (14.01.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 松田 健作 (MATSUDA, Kensaku) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

朝長 慎三 (TOMONAGA, Shinzou) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

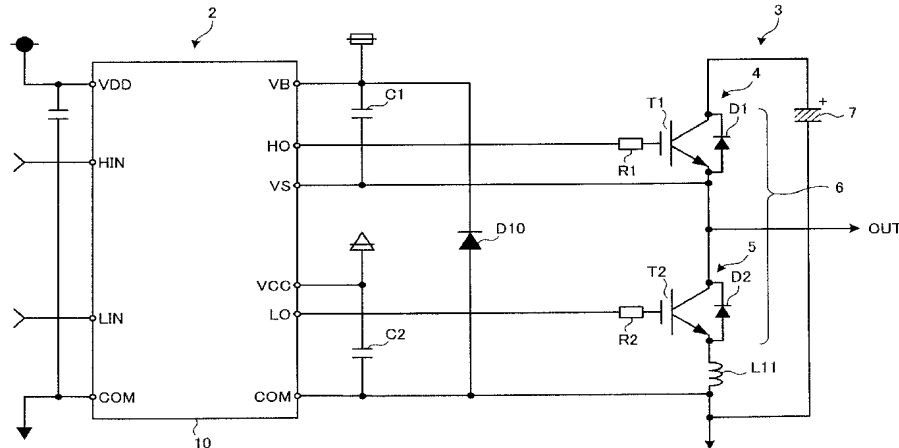
(74) 代理人: 酒井 宏明 (SAKAI, Hiroaki); 〒1006019 東京都千代田区霞が関三丁目2番5号 霞が関ビルディング 酒井国際特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: INVERTER APPARATUS

(54) 発明の名称: インバータ装置



(57) **Abstract:** An inverter apparatus wherein the breakdown and malfunction (latch-up) of a high withstand voltage IC are prevented. There are included an inverter circuit (3), an inverter driving part (2) and a clamping means (D10). The inverter circuit (3) has a bridge circuit (6) which is connected between the positive and negative polarities of a DC power supply (7) and in which an upper arm part (4), which comprises a reverse-parallel connection of a switching element (T1) and a diode (D1) in an upper arm, is series connected to a lower arm part (5) which comprises a reverse-parallel connection of a switching element (T2) and a diode (D2) in a lower arm. The inverter driving part (2) has a high withstand voltage IC (10) that drives the respective switching elements of the upper and lower arms. The clamping means (D10) clamps a difference in potential between a reference power supply terminal for driving the lower arm of the high withstand voltage IC and a high-voltage power supply terminal for driving the higher arm of the high withstand voltage IC.

(57) **要約:** インバータ装置において、高耐圧ICの破壊および誤動作（ラッチアップ）を防止する。互いに逆並列接続された上アームのスイッチング素子（T1）およびダイオード（D1）からなる上アーム部（4）と互いに逆並列接続された下アームのスイッチング素子（T2）およびダイオード（D2）からなる下アーム部（5）とが直列に接続され、かつ直流電源（7）の正負極間に接続され

[続葉有]

WO 2006/075388 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

てなるブリッジ回路(6)を具備するインバータ回路(3)と、上アームのスイッチング素子および前記下アームのスイッチング素子をそれぞれ駆動する高耐圧IC(10)を具備するインバータ駆動部(2)と、高耐圧ICの下アーム駆動用基準電源端と該高耐圧ICの上アーム駆動用高圧側電源端との間の電位差をクランプするクランプ手段(D10)とを備える。

## 明 細 書

### インバータ装置

### 技術分野

- [0001] 本発明は、インバータ装置に関するものであり、特に負荷を駆動するためのスイッチング素子を具備するインバータ回路の駆動制御を行う高耐圧ICの耐圧破壊および誤動作を防止する回路を備えたインバータ装置に関するものである。

### 背景技術

- [0002] 従来のインバータ装置において、負荷の駆動を行うスイッチング素子のスイッチング時に、電流の単位時間あたりの変化量( $di/dt$ )と配線のインダクタンスとに起因して発生するマイナスサージ対策として、このスイッチング素子を駆動制御する高耐圧ICの低圧側基準端子と高圧側基準端子との間にクランプダイオードを接続する技術が開示されている(特許文献1参照)。
- [0003] この特許文献1では、高耐圧ICの破壊原因となるチップパターンや配線などの僅かなインダクタンスにより発生する負電圧をクランプダイオードによりクランプすることで、高耐圧ICの破壊を防止するようにしている。
- [0004] また、特許文献1に開示されたクランプダイオードに加え、このクランプダイオードに直列に接続される分圧回路(抵抗素子)を備えたインバータ装置の構成例が開示されている(特許文献2参照)。
- [0005] この特許文献2では、クランプダイオードだけでは抑圧できない負電圧をクランプダイオードと分圧回路の抵抗素子とで分圧することにより、高耐圧ICに印加される負電圧を低減するようにしている。

- [0006] 特許文献1:特開平10-42575号公報  
特許文献2:特許第3577478号明細書

### 発明の開示

### 発明が解決しようとする課題

- [0007] しかしながら、上記特許文献1に示される従来技術では、クランプダイオードと下アームのスイッチング素子に逆並列接続されたダイオード(環流電流を流すためのダイ

オード)とが並列に接続されるため、クランプダイオード自身にも環流電流が流れる可能性があり、電流定格の大きなダイオード(逆並列接続ダイオードと同程度定格のダイオード)を選定する必要があり、コスト増とサイズ増に直結するといった不利点が存在していた。

[0008] また、上記特許文献2に示される従来技術では、クランプダイオードおよび分圧回路の双方に環流電流が流れる可能性があり、特許文献1に示される従来技術と同様に、電流定格の大きなダイオードと抵抗素子とをそれぞれ選定する必要があり、コスト増とサイズ増に直結するという前述の不利点を回避することができなかった。

[0009] 一方、一般的な高耐圧ICは、例えば入力バッファ、MOSTランジスタ、抵抗、ドライバ回路などを含んで構成されるため、前述のような負電圧が発生した場合に、MOSTランジスタの寄生容量を介した貫通電流が高耐圧ICの内部に流れ、この貫通電流に起因して高耐圧ICのドライバ回路が誤った信号を出力するラッチアップと呼ばれる現象が生起する場合があるといった問題点があった。なお、上記特許文献1および2に示される双方の従来技術では、このラッチアップの問題点を解決するには不十分であった。

[0010] 本発明は、上記に鑑みてなされたものであって、インバータ回路を制御するための高耐圧ICの破壊および誤動作(ラッチアップ)の防止を可能とするインバータ装置を提供するとともに、回路規模の増加やコストの増加を抑制可能な回路技術を提供することを目的とする。

#### 課題を解決するための手段

[0011] 上述した課題を解決し、目的を達成するため、本発明にかかるインバータ装置は、互いに逆並列接続された上アームのスイッチング素子およびダイオードからなる上アーム部と互いに逆並列接続された下アームのスイッチング素子およびダイオードからなる下アーム部とが直列に接続され、かつ直流電源の正負極間に接続されてなるブリッジ回路を具備するインバータ回路と、前記上アームのスイッチング素子および前記下アームのスイッチング素子をそれぞれ駆動する高耐圧ICを具備するインバータ駆動部と、前記高耐圧ICの下アーム駆動用基準電源端と該高耐圧ICの上アーム駆動用高圧側電源端との間の電位差をクランプするクランプ手段と、を備えたことを特

徴とする。

- [0012] この発明によれば、高耐圧ICの下アーム駆動用基準電源端と高耐圧ICの上アーム駆動用高圧側電源端との間の電位差をクランプするクランプ手段によって、配線インダクタンスや環流電流などに起因して高耐圧ICの耐圧破壊を引き起こす負電圧がクランプされるとともに、高耐圧ICの内部に流れ込もうとする貫通電流が低減される。

#### 発明の効果

- [0013] 本発明にかかるインバータ装置によれば、高耐圧ICの下アーム駆動用基準電源端と高耐圧ICの上アーム駆動用高圧側電源端との間の電位差をクランプするクランプ手段が、高耐圧ICの耐圧破壊を引き起こす負電圧をクランプするとともに、高耐圧ICの内部に流れ込む貫通電流の大部分を阻止することができるので、高耐圧ICの破壊および誤動作(ラッチアップ)の防止し、回路規模の増加やコストの増加を抑制することができるという効果を奏する。

#### 図面の簡単な説明

- [0014] [図1]図1は、本発明の実施の形態1にかかるインバータ装置(単相インバータ構成)を説明するための概略構成を示す図である。
- [図2]図2は、クランプダイオードが接続されていないインバータ装置における高耐圧ICの誤動作を説明するための図である。
- [図3]図3は、実施の形態1にかかるインバータ装置において、高耐圧ICに流れ込もうとする貫通電流をクランプダイオード側に引き込んだ状態を示す図である。
- [図4]図4は、本発明の実施の形態2にかかるインバータ装置(3相インバータ構成: 独立電源)を説明するための概略構成を示す図である。
- [図5]図5は、本発明の実施の形態3にかかるインバータ装置(3相インバータ構成: 共通電源)を説明するための概略構成を示す図である。

#### 符号の説明

- [0015] 2, 2a インバータ駆動部  
3, 3a インバータ回路  
4, 4a, 4b, 4c 上アーム部  
5, 5a, 5b, 5c 下アーム部

6, 6a ブリッジ回路

7 直流電源

8 負荷

10, 10a 高耐圧IC

12 ドライバ回路

14 入力バッファ

16 NMOSトランジスタ

17 寄生ダイオード

20 抵抗

C1, C2, C3, C5 デカップリングコンデンサ

D1, D3, D5 上アームダイオード

D2, D4, D6 下アームダイオード

D10, D11, D12, D13, D21, D22, D23 クランプダイオード

D17 寄生ダイオード

R1, R2, R3, R4, R5, R6 ゲート抵抗

T1, T3, T5 上アームスイッチング素子

T2, T4, T6 下アームスイッチング素子

発明を実施するための最良の形態

[0016] 以下に、本発明にかかるインバータ装置の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態により本発明が限定されるものではない。

[0017] 実施の形態1.

図1は、本発明の実施の形態1にかかるインバータ装置を説明するための概略構成を示す図である。同図に示すインバータ装置では、高耐圧IC10を具備するインバータ駆動部2にてインバータ回路3の上下アームのスイッチング素子T1, T2を駆動するように構成された一般的な単相インバータ装置の構成が示されている。以下、図1を用いて、この実施の形態にかかるインバータ装置の構成を説明する。

[0018] 図1に示すインバータ回路3において、互いに逆並列接続された上アームのスイッチング素子(上アームスイッチング素子)T1およびダイオード(上アームダイオード)D

1からなる上アーム部4と、互いに逆並列接続された下アームのスイッチング素子(下アームスイッチング素子)T2およびダイオード(下アームダイオード)D2からなる下アーム部5とが直列接続されたブリッジ回路6が構成される。ブリッジ回路6の上アームスイッチング素子T1のコレクタには直流電源7の正極が接続され、下アームスイッチング素子T2のエミッタには直流電源7の負極が接続される。このように、図1に示すインバータ回路3は、単相インバータ回路を構成している。

[0019] 一方、図1に示すインバータ駆動部2の高耐圧IC10は、インバータ回路3の上アームスイッチング素子T1および下アームスイッチング素子T2をそれぞれ駆動するICである。この高耐圧IC10は、以下に示す各入出力端を有している。すなわち、自身の制御用高圧側電源端であるVDD、同じく自身の制御用基準電源端であるCOM、上アーム部4を制御するための制御信号が入力される上アーム制御信号入力端HIN、下アーム部5を制御するための制御信号が入力される下アーム制御信号入力端LIN、上アーム部4を駆動する駆動電源の高圧側に接続される上アーム駆動用高圧側電源端VB、上アーム部4を駆動する駆動電源の基準端である上アーム駆動用基準電源端VS、上アーム部4を駆動するための駆動信号が出力される上アームスイッチング素子駆動信号出力端HO、下アーム部5を駆動する駆動電源の高圧側に接続される下アーム駆動用高圧側電源端VCC、下アーム部5を駆動する駆動電源の基準端である下アーム駆動用基準電源端COM、下アーム部5を駆動するための駆動信号が出力される下アームスイッチング素子駆動信号出力端LOの各端子を備えている。

[0020] また、上アーム駆動用高圧側電源端VBと上アーム駆動用基準電源端VSとの間にはデカップリングコンデンサC1が接続され、下アーム駆動用高圧側電源端VCCと下アーム駆動用基準電源端COMとの間にはデカップリングコンデンサC2が接続されている。

[0021] さらに、インバータ回路3と高耐圧IC10との間は、上アームスイッチング素子駆動信号出力端HOと上アームスイッチング素子T1のゲートとの間がゲート電流を制御するためのゲート抵抗R1を介して接続され、上アーム駆動用基準電源端VSと上アームスイッチング素子T1のエミッタとの間が直接的に接続されている。同様に、下アームスイッチング素子駆動信号出力端LOと下アームスイッチング素子T2のゲートとの間

がゲート抵抗 $R_2$ を介して接続され、下アーム駆動用基準電源端COMと下アームスイッチング素子 $T_2$ のエミッタとの間が直接的に接続されている。

[0022] ところで、図1に示すインバータ装置では、例えば上アームスイッチング素子 $T_1$ と下アームスイッチング素子 $T_2$ との間を複数本のワイヤ(ワイヤ束)で接続したり、これらの各スイッチング素子と出力端との接続に際してワイヤを用いずにボンディングパッドなどに直結したり、各スイッチング素子のコレクタとエミッタとを基板の表面と裏面とにそれぞれ分離して設けるなどの措置を施すことで、配線インダクタンスが可能な限り小さくなるようにしている。なお、インバータ回路3の下アームスイッチング素子 $T_2$ のエミッタと高耐圧IC10の下アーム駆動用基準電源端COMとの間に示されている合成インダクタンス $L_{11}$ は、環流電流が流れる下アームダイオード $D_2$ を含む回路部の合成インダクタンスを示しており、これらの措置によって数nH〜数十nH程度の値に抑え込むことができる。

[0023] 一方、環流電流が流れる期間は短期間であり、単位時間当たりの電流変化量( $di/dt$ )が大きいと、上述のように環流電流が流れる回路部の合成インダクタンスを小さくしたとしても、数V程度の誘起電圧が発生する。この誘起電圧の極性は、下アーム駆動用基準電源端COMの電位を基準とすると上アーム駆動用基準電源端VSの電位が負となるような負電圧となるので、高耐圧IC10が耐圧破壊を起こしてしまう。また、この負電圧は、高耐圧IC10のドライバ回路が誤った信号を出力するラッチアップを引き起こす。

[0024] そこで、図1に示す実施の形態1にかかるインバータ装置では、下アーム駆動用基準電源端COMと上アーム駆動用高圧側電源端VBとの間の電位差を所定電圧にクランプするためのクランプ手段として、自身のアノードが下アーム駆動用基準電源端COMに接続されるとともに、自身のカソードが上アーム駆動用高圧側電源端VBに接続されるクランプダイオード $D_{10}$ を備えるようにしている。なお、本発明におけるクランプダイオード $D_{10}$ の接続部位は、上述の特許文献1, 2に示された各クランプダイオードの接続部位とは異なっており、その理由については後述する。

[0025] つぎに、図1において、クランプダイオード $D_{10}$ を下アーム駆動用基準電源端COMと上アーム駆動用高圧側電源端VBとの間に接続した理由について、図2および



図3を用いて説明する。なお、図2は、クランプダイオードが接続されていないインバータ装置における高耐圧ICの誤動作を説明するための図であり、図3は、実施の形態1にかかるインバータ装置において、高耐圧ICに流れ込もうとする貫通電流をクランプダイオード側に引き込んだ状態を示す図である。

[0026] 図2では、図1に示した高耐圧IC10の内部をより詳細に示している。同図において、高耐圧IC10は、入力バッファ14、NMOSTランジスタ16、寄生ダイオード17、抵抗20、ドライバ回路12を備えている。入力バッファ14の入力端は上アーム制御信号入力端HINに接続され、出力端はNMOSTランジスタ16のゲートに接続されている。NMOSTランジスタ16には寄生ダイオード17が並列に接続される。また、NMOSTランジスタ16のコレクタはドライバ回路12の入力端に接続されるとともに、ドライバ回路12の入力端に一端が接続された抵抗20を介して上アーム駆動用高圧側電源端VBに接続されている。

[0027] つぎに高耐圧IC10が誤動作を引き起こすメカニズムについて説明する。図2において、まず、上アームスイッチング素子T1がオンすると、同図の波線で示すような主回路電流I1がインダクタンス成分を有するものとして示した負荷8に流れる。その後、上アームスイッチング素子T1がオフすると負荷8に流れていた電流が急峻な傾きを持った環流電流I2として下アームダイオードD2を介して負荷8に流れる。上述したように、インバータ回路3の各部品間はパターンやワイヤ等で接続されており、これらの部品間には少なからずインダクタ成分が存在している。これらのインダクタンス成分の中で環流電流I2が流れる部位のインダクタンス成分を同図に示すようにL11で表す。いま、環流電流I2が流れた際にインダクタンス成分L11に発生する誘起電圧をVLとすれば、この誘起電圧VLは次式で表すことができる。

[0028] 
$$VL = L11 \times (di/dt) \quad \dots (1)$$

[0029] なお、負荷8のインピーダンスが低ければ低いほど急峻な傾きを持つ電流が流れる(すなわち式(1)の「di/dt」が大となる)ので、誘起電圧VLが大きくなる。

[0030] また、環流電流I2が流れることで下アームダイオードD2にはオン電圧VFが発生する。したがって上アームスイッチング素子T1のエミッタと下アームスイッチング素子T2のエミッタとの間には、次式で示される電位差が生ずる。

[0031]  $\Delta V = V_L + V_F \quad \dots (2)$

[0032] 上アームスイッチング素子T1のエミッタおよび下アームスイッチング素子T2のエミッタは、それぞれ高耐圧IC10の上アーム駆動用基準電源端VSおよび下アーム駆動用基準電源端COMに接続されているので、これらの端子間には式(2)で示される $\Delta V$ が印加される。

[0033] 高耐圧IC10は、上述のように入力バッファ14、NMOSTランジスタ16、寄生ダイオード17、抵抗20、ドライバ回路12を備えているので、この $\Delta V$ 1が印加されると寄生ダイオード17から抵抗20を通じて貫通電流I3が流れる。なお、この貫通電流I3は、ドライバ回路12が誤った信号を出力するラッチアップと呼ばれる現象を生起させる主因となる。

[0034] 一方、この実施の形態にかかるインバータ装置では、下アーム駆動用基準電源端COMと上アーム駆動用高圧側電源端VBとの間にクランプダイオードD10を備えるようにしているので、図2に示す回路構成では高耐圧IC10の内部を流れていた貫通電流I3を図3に示すように、クランプダイオードD10側に引き込むことができる。なお、貫通電流の一部は高耐圧IC10の内部を流れる可能性もあるが、貫通電流I3が流れる寄生ダイオードD17と抵抗20との直列回路のインピーダンスに比べて、同一端子間に接続されるクランプダイオードD10のインピーダンスの方が小さいので、貫通電流I3の大部分をクランプダイオードD10側に引き込むことができる。したがって、高耐圧IC10の内部に流れる貫通電流I3を減少させることができ、上述したラッチアップに起因する誤動作の発生を防止することができる。

[0035] なお、上述の特許文献1、2に示されたインバータ装置では、クランプダイオードの一端(カソード)が上アーム駆動用基準電源端VSに接続されているので、貫通電流を引き込む効果が、この実施の形態のクランプダイオードD10に比べて小さい。

[0036] また、この実施の形態にかかるインバータ装置では、クランプダイオードD10のカソードが高耐圧IC10の上アーム駆動用高圧側電源端VB(例えば+15V端)に接続されているので、クランプダイオードD10に流れる電流を、例えば特許文献1、2に示されたクランプダイオードに流れる電流に比べて小さくすることができる。したがって、特許文献1、2に示されたクランプダイオードに比べて定格電流の小さなダイオードを選

定することができる。

[0037] 以上説明したように、この実施の形態のインバータ装置によれば、高耐圧ICの下アーム駆動用基準電源端と高耐圧ICの上アーム駆動用高圧側電源端との間に接続されたクランプダイオードが、下アーム駆動用基準電源端と上アーム駆動用高圧側電源端との間の電位差をクランプするようにしているので、高耐圧ICの破壊および高耐圧ICの誤動作を防止することができるとともに、回路規模の増加やコストの増加を抑制することができる。

[0038] なお、この実施の形態では、クランプダイオードを高耐圧ICの外部に外付けするようにしているが、高耐圧ICの内部に備えるようにしてもよい。ただし、高耐圧ICの外部に外付けする方が、高耐圧ICの設計変更が不要であるといった利点や、既存の高耐圧ICを使用したインバータ装置にも本発明を適用できるといった利点を有効に活用することができる。

[0039] また、この実施の形態では、下アーム駆動用基準電源端と上アーム駆動用高圧側電源端との間の電位差をクランプするクランプ手段としてダイオードを用いるようにしているが、ダイオードに限定されるものではない。例えば、ツェナーダイオードや、バイポーラトランジスタのPN接合部のように、特定の電圧以上でオン状態となって略一定の電圧を出力することができるような任意の素子を利用してもよい。

[0040] 実施の形態2.

図4は、本発明の実施の形態2にかかるインバータ装置を説明するための概略構成を示す図である。実施の形態1のインバータ装置が単相インバータ回路を備えていたのに対し、この実施の形態のインバータ装置は、3相インバータ回路を備えるように構成されている。すなわち、同図に示すインバータ装置では、高耐圧IC10aを具備するインバータ駆動部2aによりインバータ回路3aの上アームスイッチング素子T1, T3, T5および下アームスイッチング素子T2, T4, T6の各素子を駆動するように構成された3相インバータ装置の構成が示されている。以下、図4を用いて、この実施の形態にかかるインバータ装置の構成を説明する。なお、実施の形態1と同一あるいは同等の部分については同一符号を付して示し、その説明を省略、あるいは簡潔化する。

[0041] 図4に示すインバータ回路3aにおいて、互いに逆並列接続された上アームスイッチ

ング素子T1および上アームダイオードD1からなる上アーム部4a、上アームスイッチング素子T3および上アームダイオードD3からなる上アーム部4bならびに上アームスイッチング素子T5および上アームダイオードD5からなる上アーム部4cと、互いに逆並列接続された下アームスイッチング素子T2および下アームダイオードD2からなる下アーム部5a、下アームスイッチング素子T4および下アームダイオードD4からなる下アーム部5bならびに下アームスイッチング素子T6および下アームダイオードD6からなる下アーム部5cが構成され、上アーム部4a、4b、4cの逆並列接続回路のそれぞれと、下アーム部5aの逆並列接続回路のそれぞれとが直列接続されたブリッジ回路6aが構成される。また、ブリッジ回路6aの上アームスイッチング素子T1、T3、T5の各コレクタには直流電源7の正極が接続され、下アームスイッチング素子T2、T4、T6の各のエミッタには直流電源7の負極が接続される。このように、図4に示すインバータ回路3aは、3相インバータ回路を構成している。

[0042] 一方、図4に示すインバータ駆動部2aの高耐圧IC10aは、インバータ回路3aの上アームスイッチング素子T1、T3、T5および下アームスイッチング素子T2、T4、T6をそれぞれ駆動するICである。この高耐圧IC10aは、以下に示す各入出力端を有している。すなわち、制御用高圧側電源端VDD、制御用基準電源端COM、上アーム制御信号入力端HIN、下アーム制御信号入力端LIN、上アーム駆動用高圧側電源端VB1、VB3、VB5、上アーム駆動用基準電源端VS1、VS3、VS5、上アームスイッチング素子駆動信号出力端HO1、HO3、HO5、下アーム駆動用高圧側電源端VCC、下アーム駆動用基準電源端COM、下アームスイッチング素子駆動信号出力端LO2、LO4、LO6の各端子を備えている。

[0043] また、上アーム駆動用高圧側電源端VB1、VB3、VB5の各端子と上アーム駆動用基準電源端VS1、VS3、VS5の各端子との間にはデカップリングコンデンサC1、C3、C5がそれぞれ接続され、下アーム駆動用高圧側電源端VCCと下アーム駆動用基準電源端COMとの間にはデカップリングコンデンサC2が接続されている。

[0044] さらに、インバータ回路3aと高耐圧IC10aとの間には、上アームスイッチング素子駆動信号出力端HO1、HO3、HO5の各端子と上アームスイッチング素子T1、T3、T5の各ゲートとのそれぞれの間が、ゲート抵抗R1、R3、R5を介してそれぞれ接続さ

れ、上アーム駆動用基準電源端VS1, VS3, VS5の各端子との間と、上アームスイッチング素子T1の各エミッタとのそれぞれの間が直接的に接続されている。同様に、下アームスイッチング素子駆動信号出力端LO1, HO3, HO5の各端子と、下アームスイッチング素子T2, T4, T6各ゲートとのそれぞれの間が、ゲート抵抗R2, R4, R6を介してそれぞれ接続され、下アーム駆動用基準電源端COMと下アームスイッチング素子T2の各エミッタとの間が直接的に接続されている。

[0045] 上述のように構成された実施の形態2にかかるインバータ装置では、下アーム駆動用基準電源端COMと上アーム駆動用高圧側電源端VB1, VB3, VB5の端子間の各電位差を所定電圧にクランプするためのクランプ手段として、自身のアノードが下アーム駆動用基準電源端COMに接続され、自身のカソードが上アーム駆動用高圧側電源端VB1, VB3, VB5の各端子にそれぞれ接続されるクランプダイオードD11, D12, D13をそれぞれ備えるようにしている。

[0046] したがって、この実施の形態にかかるインバータ装置では、実施の形態1のときと同様に、高耐圧IC10aの内部を流れようとする貫通電流の大部分をクランプダイオードD11, D12, D13側に引き込むことができるので、高耐圧IC10の内部に流れようとする貫通電流を減少させることができ、ラッチアップに起因する誤動作の発生を防止することができる。

[0047] また、この実施の形態にかかるインバータ装置では、クランプダイオードD11, D12, D13の各カソードが上アーム駆動用高圧側電源端VB1, VB3, VB5の各端子に接続されているので、クランプダイオードD11, D12, D13にそれぞれ流れる電流を、例えば特許文献1、2に示されたクランプダイオードに流れる電流に比べて小さくすることができる。したがって、特許文献1、2に示されたクランプダイオードに比べて定格電流の小さなダイオードを選定することができる。

[0048] 以上説明したように、この実施の形態のインバータ装置によれば、高耐圧ICの下アーム駆動用基準電源端と高耐圧ICの上アーム駆動用高圧側電源端の各端子との間に接続された各クランプダイオードが、下アーム駆動用基準電源端と上アーム駆動用高圧側電源端の各端子との間の各電位差をそれぞれクランプするようにしているので、高耐圧ICの破壊および高耐圧ICの誤動作を防止することができるとともに、

回路規模の増加やコストの増加を抑制することができる。

[0049] なお、この実施の形態では、各クランプダイオードを高耐圧ICの外部に外付けするようにしているが、高耐圧ICの内部に備えるようにしてもよい。ただし、高耐圧ICの外部に外付けする方が、高耐圧ICの設計変更が不要であるといった利点や、既存の高耐圧ICを使用したインバータ装置にも本発明を適用できるといった利点を有効に活用することができる。

[0050] また、この実施の形態では、下アーム駆動用基準電源端と上アーム駆動用高圧側電源端の各端子との間の各電位差をそれぞれクランプするクランプ手段としてダイオードを用いるようにしているが、ダイオードに限定されるものではない。例えば、ツェナーダイオードや、バイポーラトランジスタのPN接合部のように、特定の電圧以上でオン状態となって略一定の電圧を出力することができるような任意の素子を利用してもよい。

[0051] 実施の形態3.

図5は、本発明の実施の形態3にかかるインバータ装置を説明するための概略構成を示す図である。実施の形態2のインバータ装置が、上アーム部の各スイッチング素子を駆動するための電源を独立電源としてそれぞれ個別に用いるとともに、下アーム部の各スイッチング素子を駆動するための電源は共通電源を用いているのに対し、この実施の形態のインバータ装置では、上下アーム部の各スイッチング素子を駆動するための電源を共通電源としている点に特徴を有している。このため、クランプダイオードの接続構成が実施の形態2とは異なっている。なお、その他の構成については、実施の形態2同一あるいは同等であり、これらの部分には同一符号を付して示し、その説明を省略する。

[0052] 図5のように構成された実施の形態3にかかるインバータ装置では、下アーム駆動用基準電源端COMと上アーム駆動用高圧側電源端VB1, VB3, VB5の端子間の各電位差を所定電圧にクランプするためのクランプ手段として、まず、アノードが下アーム駆動用基準電源端COMに接続されるとともに、カソードが下アーム駆動用高圧側電源端VCCに接続される第1のクランプダイオードD10と、アノードが下アーム駆動用高圧側電源端VCCに接続されるとともに、カソードが上アーム駆動用高圧側電

源端VB1, VB3, VB5の各端子に接続される第2のクランプダイオードD21, D22, D23をそれぞれ備えるようにしている。

- [0053] したがって、この実施の形態にかかるインバータ装置では、実施の形態1, 2のときと同様に、高耐圧IC10aの内部を流れようとする貫通電流の大部分を第1のクランプダイオードD10および第2のクランプダイオードD11, D12, D13側に引き込むことができるので、高耐圧IC10の内部に流れようとする貫通電流を減少させることができ、ラッチアップに起因する誤動作の発生を防止することができる。
- [0054] また、この実施の形態にかかるインバータ装置では、第2のクランプダイオードD21, D22, D23の各カソードが上アーム駆動用高圧側電源端VB1, VB3, VB5の各端子に接続されているので、第2のクランプダイオードD21, D22, D23にそれぞれ流れる電流を、例えば特許文献1, 2に示されたクランプダイオードに流れる電流に比べて小さくすることができる。したがって、特許文献1, 2に示されたクランプダイオードに比べて定格電流の小さなダイオードを選定することができる。
- [0055] 以上説明したように、この実施の形態のインバータ装置によれば、高耐圧ICの下アーム駆動用基準電源端と高耐圧ICの下アーム駆動用高圧側電源端との間に接続された第1のクランプダイオードと、高耐圧ICの下アーム駆動用高圧側電源端と高耐圧ICの上アーム駆動用高圧側電源端の各端子との間に接続された第2のクランプダイオードのそれぞれとが、下アーム駆動用基準電源端と上アーム駆動用高圧側電源端の各端子との間の各電位差をそれぞれクランプするようにしているので、高耐圧ICの破壊および高耐圧ICの誤動作を防止できるとともに、回路規模の増加やコストの増加を抑制することができる。
- [0056] なお、この実施の形態では、各クランプダイオードを高耐圧ICの外部に外付けするようにしているが、高耐圧ICの内部に備えるようにしてもよい。ただし、高耐圧ICの外部に外付けする方が、高耐圧ICの設計変更が不要であるといった利点や、既存の高耐圧ICを使用したインバータ装置にも本発明を適用できるといった利点を有効に活用することができる。
- [0057] また、この実施の形態では、下アーム駆動用基準電源端と上アーム駆動用高圧側電源端の各端子との間の各電位差をそれぞれクランプするクランプ手段としてダイオ

ードを用いるようにしているが、ダイオードに限定されるものではない。例えば、ツェナーダイオードや、バイポーラトランジスタのPN接合部のように、特定の電圧以上でオン状態となって略一定の電圧を出力することができるような任意の素子を利用してもよい。

#### 産業上の利用可能性

- [0058] 以上のように、本発明にかかるインバータ装置は、例えば単相インバータ回路や3相インバータ回路の備えたインバータ装置に対して広く適用することができ、特に、高耐圧ICの誤動作や耐圧破壊の防止が重要視されるインバータ装置に好適である。

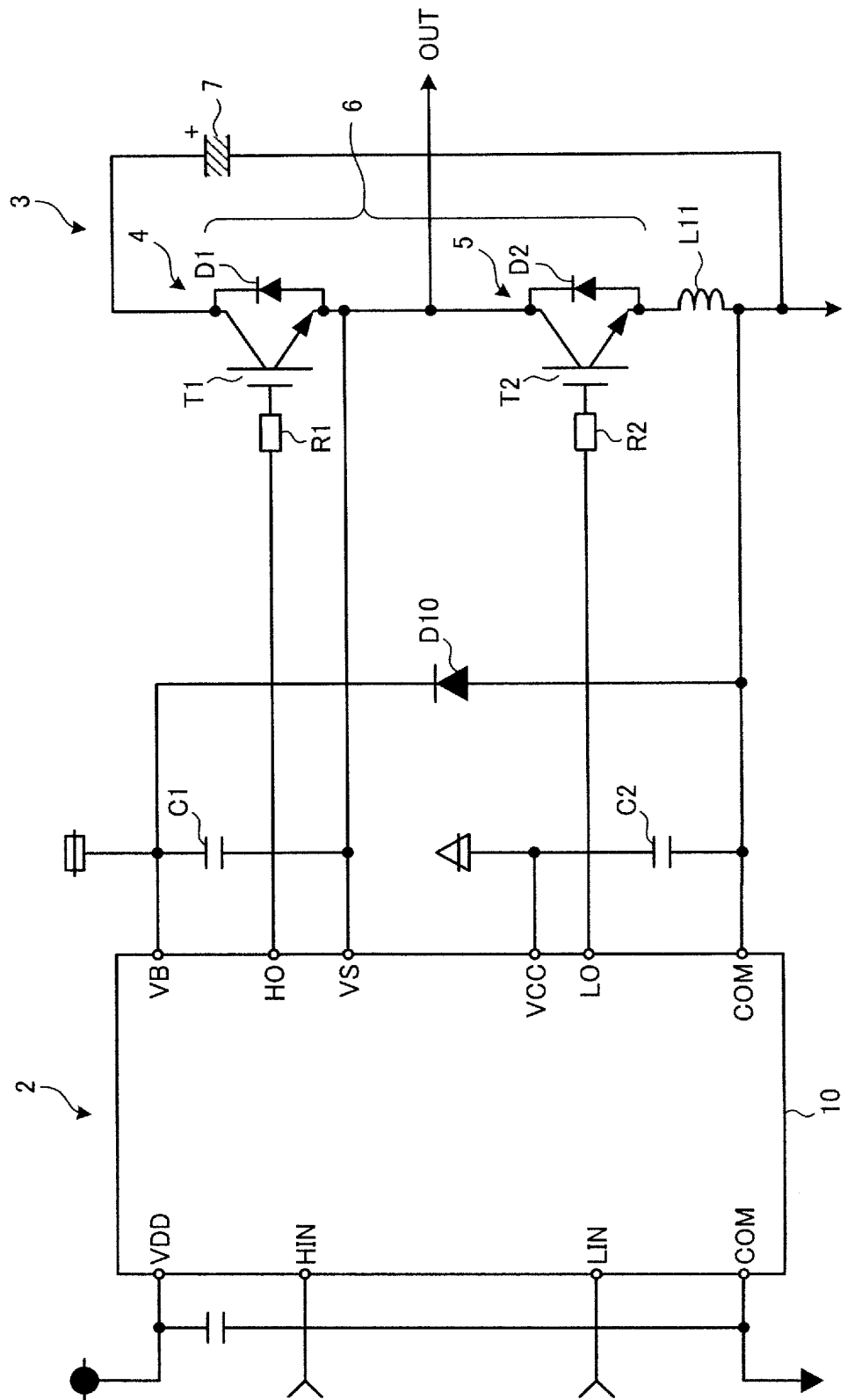


### 請求の範囲

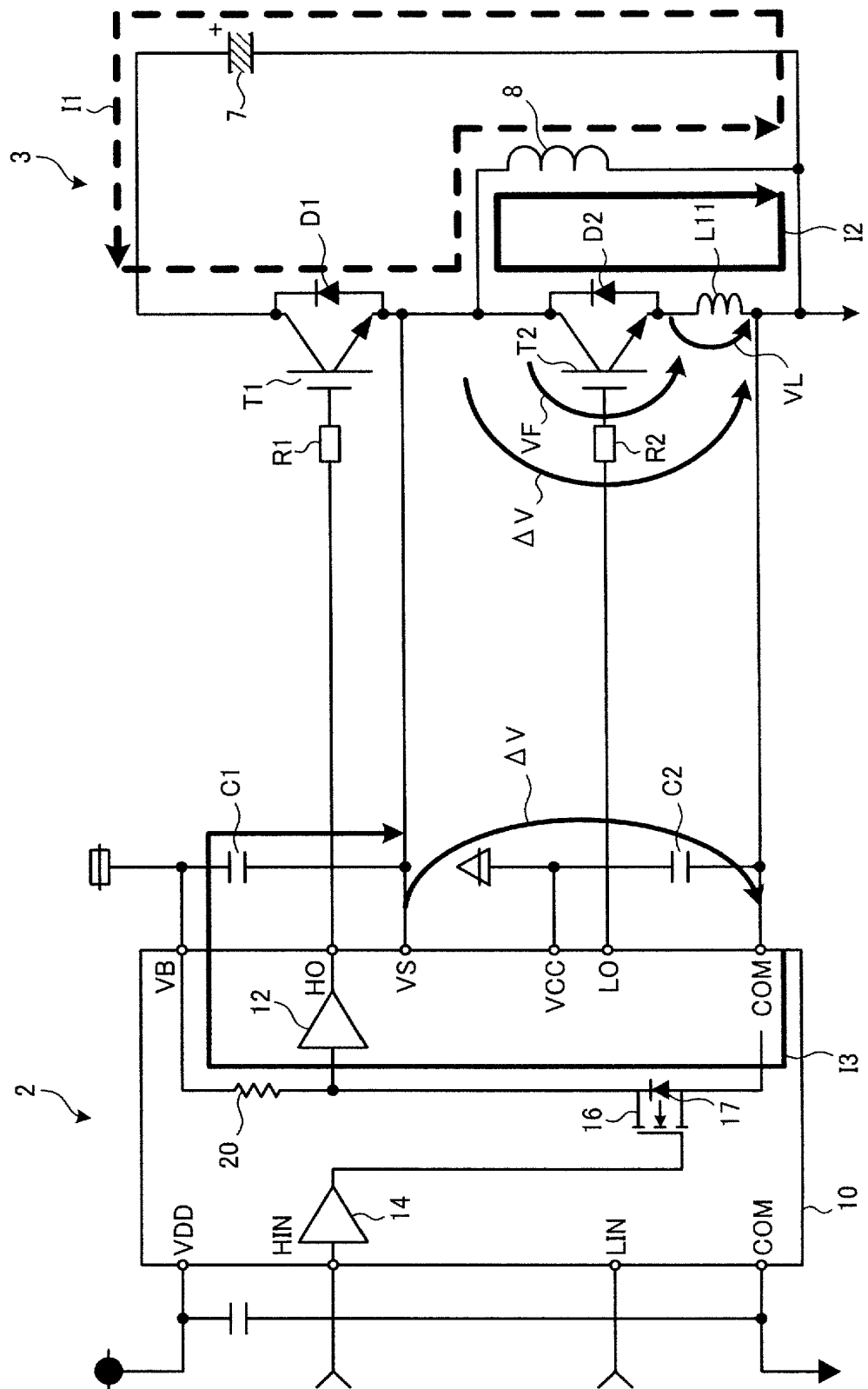
- [1] 互いに逆並列接続された上アームのスイッチング素子およびダイオードからなる上アーム部と互いに逆並列接続された下アームのスイッチング素子およびダイオードからなる下アーム部とが直列に接続され、かつ直流電源の正負極間に接続されてなるブリッジ回路を具備するインバータ回路と、  
前記上アームのスイッチング素子および前記下アームのスイッチング素子をそれぞれ駆動する高耐圧ICを具備するインバータ駆動部と、  
前記高耐圧ICの下アーム駆動用基準電源端と該高耐圧ICの上アーム駆動用高圧側電源端との間の電位差をクランプするクランプ手段と、  
を備えたことを特徴とするインバータ装置。
- [2] 前記インバータ回路が、単相インバータ回路であることを特徴とする請求項1に記載のインバータ装置。
- [3] 前記クランプ手段が、クランプダイオードであることを特徴とする請求項2に記載のインバータ装置。
- [4] 前記クランプダイオードに必要とされる定格電流が、下アームのスイッチング素子に逆並列接続されたダイオードに必要とされる定格電流よりも小さいことを特徴とする請求項3に記載のインバータ装置。
- [5] 前記クランプダイオードは、前記高耐圧ICに外付けされていることを特徴とする請求項3に記載のインバータ装置。
- [6] 前記インバータ回路が、3相インバータ回路であることを特徴とする請求項1に記載のインバータ装置。
- [7] 前記クランプ手段が、3相インバータ回路の各相ごとに設けられたクランプダイオードであることを特徴とする請求項6に記載のインバータ装置。
- [8] 前記クランプダイオードが、前記高耐圧ICの下アーム駆動用基準電源端と該高耐圧ICの上アーム駆動用高圧側電源端との間のそれぞれに接続されていることを特徴とする請求項7に記載のインバータ装置。
- [9] 前記クランプダイオードが、  
前記高耐圧ICの下アーム駆動用基準電源端と該高耐圧ICの下アーム駆動用高

圧側電源端との間に接続される第1のクランプダイオードと、  
前記高耐圧ICの下アーム駆動用高圧側電源端と該高耐圧ICの上アーム駆動用  
高圧側電源端との間のそれぞれに接続される第2のクランプダイオードと、  
を具備していることを特徴とする請求項7に記載のインバータ装置。

[図1]

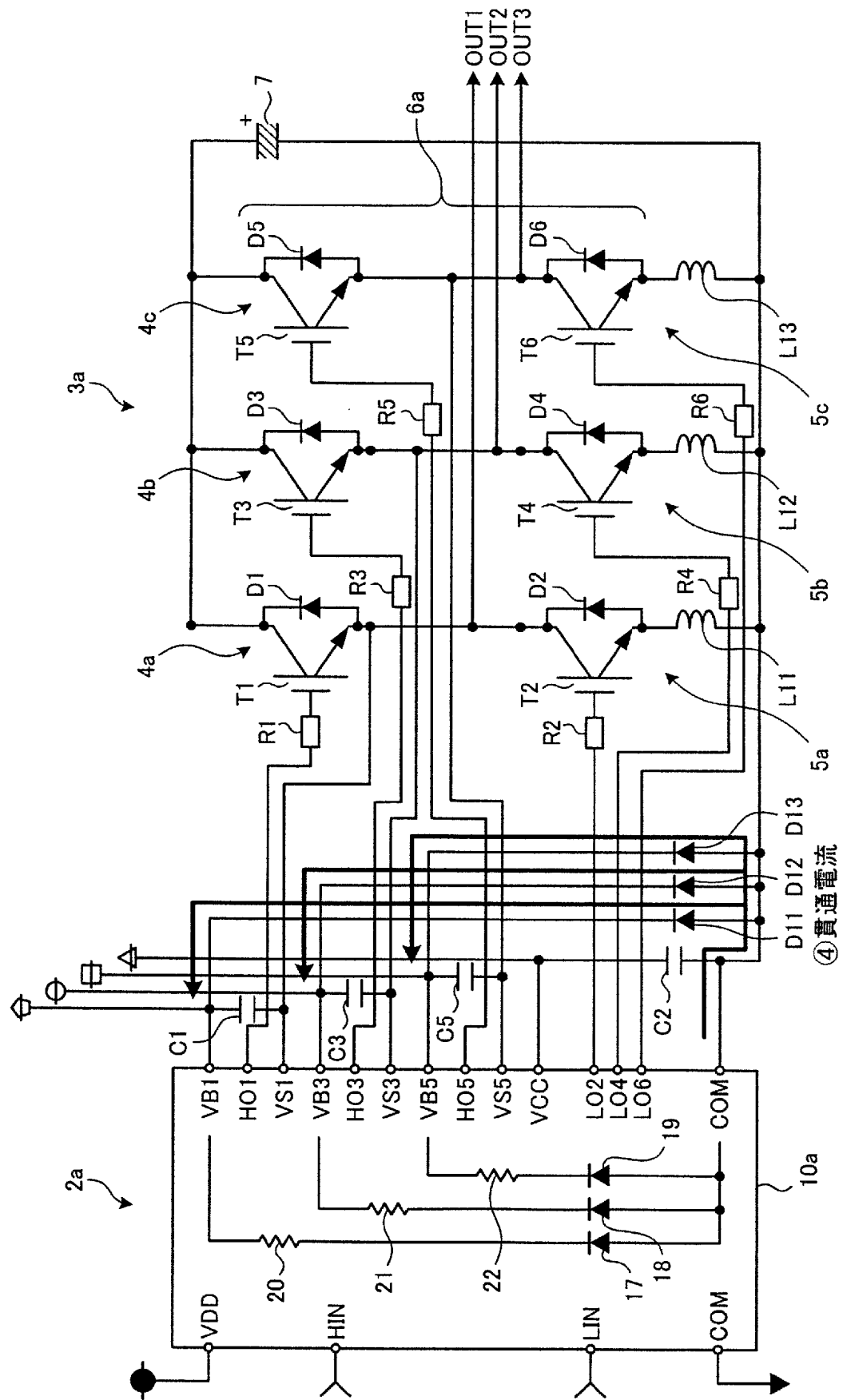


[図2]

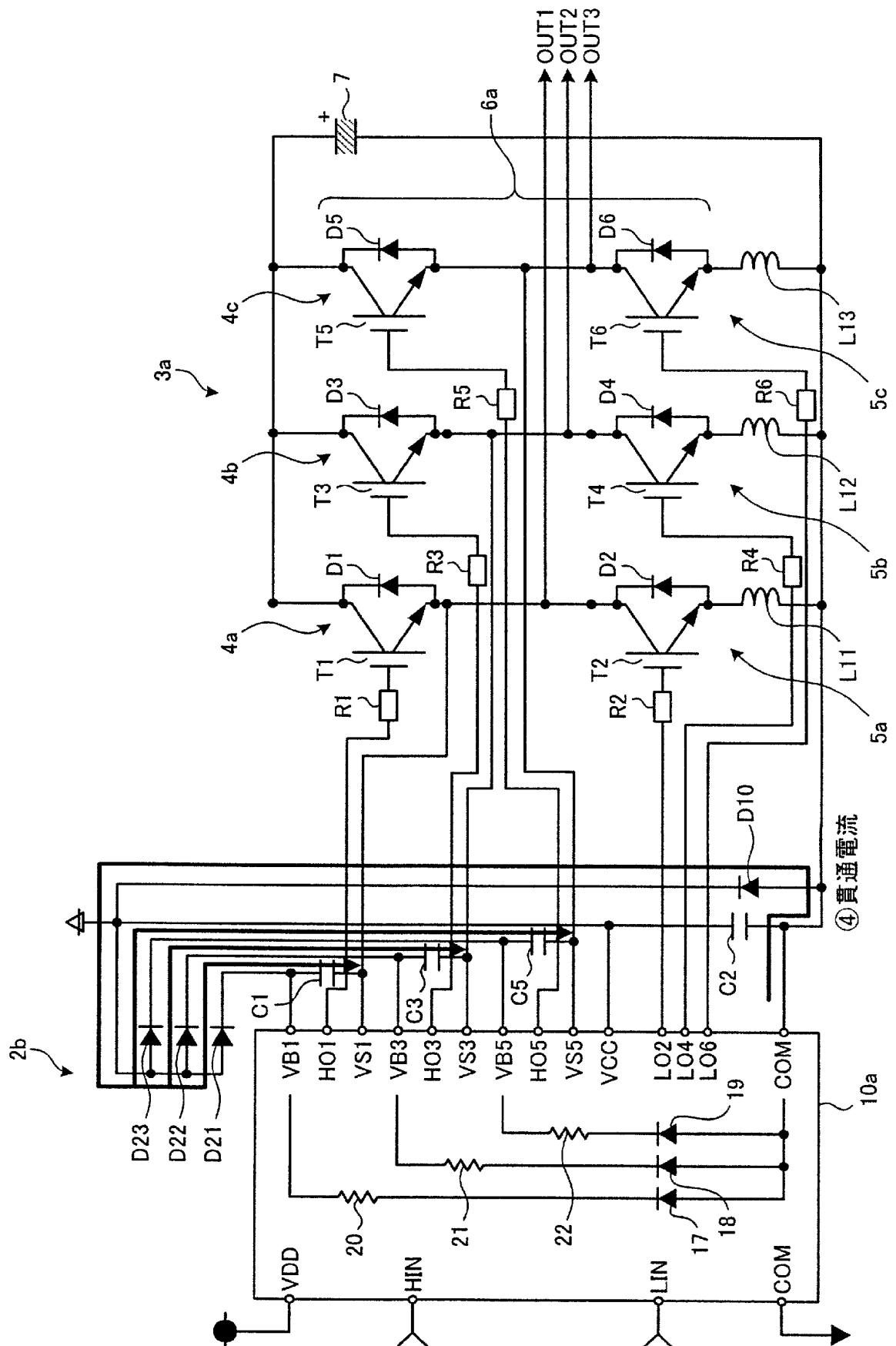


The diagram shows a differential amplifier circuit with two main feedback loops. The differential-mode feedback loop (labeled 2) includes a resistor R1 in the tail of the first differential pair (T1, D1) and a resistor R2 in the tail of the second differential pair (T2, D2). The common-mode feedback loop (labeled 3) includes a resistor R2 in the tail of the second differential pair (T2, D2) and a resistor R1 in the tail of the first differential pair (T1, D1). The output of the differential amplifier is OUT. The common-mode feedback loop includes a capacitor C1 and a diode D10. The differential-mode feedback loop includes a capacitor C2 and a diode D10. The circuit is powered by VDD and has a common-mode input COM. The output is OUT. The circuit is labeled 10.

[図4]



[図5]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/000403

## A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl.<sup>7</sup> H02M7/48

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl.<sup>7</sup> H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2005

Kokai Jitsuyo Shinan Koho 1971-2005 Jitsuyo Shinan Toroku Koho 1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2001/059918 A (Mitsubishi Electric Corp.), 16 August, 2001 (16.08.01), (Family: none)	1-9
A	CD-ROM of the specification and drawings annexed to the request of Japanese Utility Model Application No. 28624/1993 (Laid-open No. 84798/1994) (Shimadzu Corp.), 02 December, 1994 (02.12.94), (Family: none)	1-9
A	JP 10-42575 A (Mitsubishi Electric Corp.), 13 February, 1998 (13.02.98), (Family: none)	1-9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

07 March, 2005 (07.03.05)

Date of mailing of the international search report

22 March, 2005 (22.03.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H02M 7/48

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H02M 7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2005年  
 日本国登録実用新案公報 1994-2005年  
 日本国実用新案登録公報 1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	WO 2001/059918 A (三菱電機株式会社) 16.08.2001 (ファミリーなし)	1-9
A	日本国実用新案登録出願5-28624号 (日本国実用新案登録出 願公開6-84798号) の願書に添付した明細書及び図面の内容 を記録したCD-ROM (株式会社島津製作所) 02.12.1994 (ファミリーなし)	1-9
A	J P 10-42575 A (三菱電機株式会社) 13.02.1998 (ファミリーなし)	1-9

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」 同一パテントファミリー文献

国際調査を完了した日

07.03.2005

国際調査報告の発送日

22.3.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

川端 修

3V

8718

電話番号 03-3581-1101 内線 3356